

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-023461
 (43)Date of publication of application : 21.01.2000

(51)Int.Cl.

H02M 3/28

(21)Application number : 10-186738

(71)Applicant : HITACHI LTD
HITACHI TOBU SEMICONDUCTOR LTD

(22)Date of filing : 02.07.1998

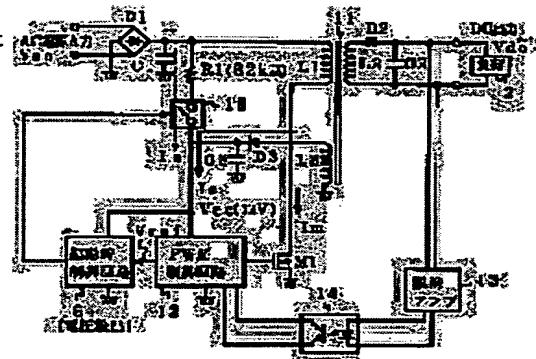
(72)Inventor : KUDO RYOTARO
SAGA RYOHEI
YOKOTA KENICHI
MITA YOSHIHISA

(54) POWER SUPPLY CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption in a power supply circuit independently of its load state, by inducing a secondary induction electromotive force of its transformer by its first current feeding circuit for feeding directly an operational current from its input power supply side to its switching controlling circuit, and by setting by a start-time control circuit its first current feed circuit to OFF-state when its second current feed circuit is in an operational state by the foregoing secondary induction electromotive force.

SOLUTION: In the start time when an AC power supply Vac is inputted to a power supply circuit, an operational power supply Vcc of a switching control circuit 12 is fed to a resistor R1 of a first current feed circuit. Then, starting by an operational current Is the operation of the switching control circuit 12, the switching of a power MOS transistor M1 is performed to apply a current Im to a primary winding L1 of a transformer 11. Thereby, generating respectively secondary induction electromotive forces in first and second windings L2, L3, the one induced in the first secondary winding L2 is rectified and filtered by a diode D2 and capacitor C2 to feed the resultant thereafter to a load 2 as a DC power-supply output Vdc. The induction electromotive force induced in the second secondary winding L3 is rectified and filtered by a diode D3 and capacitor C3 of a second current feed circuit to feed the resultant thereafter to the switching control circuit 12 as an operational current Ic. Subsequently, a start-time control circuit 16 switches a switch circuit 15 from ON to OFF in a setting way to cut off the operational current Is by the resistor R1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-23461

(P2000-23461A)

(43)公開日 平成12年1月21日 (2000.1.21)

(51) Int.Cl.
H 02 M 3/28

識別記号

F I
H 02 M 3/28

テーマコード(参考)
X 5 H 7 3 0
B

審査請求 未請求 請求項の数6 O.L (全8頁)

(21)出願番号 特願平10-186738

(22)出願日 平成10年7月2日 (1998.7.2)

(71)出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(71)出願人 000233527
日立東部セミコンダクタ株式会社
群馬県高崎市西横手町1番地1
(72)発明者 工藤 良太郎
埼玉県入間郡毛呂山町大字旭台15番地 日立東部セミコンダクタ株式会社内
(74)代理人 100085811
弁理士 大日方 富雄

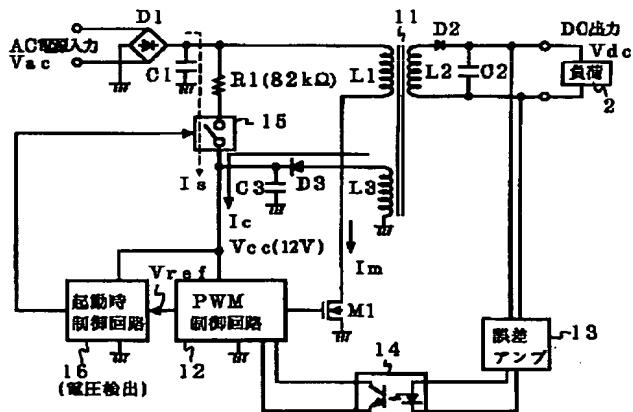
最終頁に続く

(54)【発明の名称】 電源回路

(57)【要約】

【課題】 スイッチング電源回路が負荷の状態にかかわらず定的に消費する電力を確実に低減させる。

【解決手段】 入力電源とトランスの一次巻線間に直列に介在するスイッチング素子と、このスイッチング素子をスイッチング動作させるスイッチング制御回路とを有し、上記トランスの二次巻線から電源出力電流を取り出すようにした電源回路であって、上記入力電源側から直接得られる電源を使って上記スイッチング制御回路に動作電流を供給する第1の電流供給回路と、上記スイッチング動作により得られる上記トランスの二次起電力を使って上記スイッチング制御回路に動作電流を供給する第2の電流供給回路と、この第2の電流供給回路が動作状態になったときに上記第1の電流供給回路をオフ状態に設定する起動時制御回路を備える。



【特許請求の範囲】

【請求項 1】 入力電源とトランスの一次巻線間に直列に介在するスイッチング素子と、このスイッチング素子をスイッチング動作させるスイッチング制御回路とを有し、上記トランスの二次巻線から電源出力電流を取り出すようにした電源回路であって、上記入力電源側から直接得られる電源を使って上記スイッチング制御回路に動作電流を供給する第1の電流供給回路と、上記スイッチング動作により得られる上記トランスの二次起電力を使って上記スイッチング制御回路に動作電流を供給する第2の電流供給回路と、この第2の電流供給回路が動作状態になったときに上記第1の電流供給回路をオフ状態に設定する起動時制御回路とを備えたことを特徴とする電源回路。

【請求項 2】 第1および第2の二次巻線を有するトランスと、入力電源と上記トランスの一次巻線間に直列に介在するスイッチング素子と、このスイッチング素子をスイッチング動作させるスイッチング制御回路とを有し、上記トランスの第1の二次巻線から電源出力電流を取り出すとともに、上記トランスの第2の二次巻線から上記スイッチング制御回路の動作電流を取り出すようにした第2の電流供給回路とを備えたことを特徴とする請求項1に記載の電源回路。

【請求項 3】 第1の電流供給回路を抵抗で形成するとともに、この抵抗と直列にスイッチ回路を介在させ、第2の電流供給回路が動作状態になったときに上記スイッチ回路をオン状態からオフ状態に設定するようにしたことを特徴とする請求項1または2に記載の電源回路。

【請求項 4】 第1の電流供給回路を抵抗で形成するとともに、この抵抗と直列に電界効果トランジスタを介在させ、第2の電流供給回路が動作状態になったときに上記電界効果トランジスタのゲート電圧をオンバイアス状態からオフバイアス状態に設定するようにしたことを特徴とする請求項1から3のいずれかに記載の電源回路。

【請求項 5】 第1の電流供給回路をトランジスタによる定電流回路で形成するとともに、第2の電流供給回路が動作状態になったときに上記定電流回路のトランジスタをオン状態からオフ状態に制御するようにしたことを特徴とする請求項1または2に記載の電源回路。

【請求項 6】 第1の電流供給回路をデブレッシュンモードのNチャネルMOSトランジスタによる定電流回路で形成するとともに、第2の電流供給回路が動作状態になったときに上記定電流回路のトランジスタのゲート電圧を定電流動作バイアス状態からカットオフバイアス状態に制御するようにしたことを特徴とする請求項1、2、5のいずれかに記載の電源回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電源回路、さらに

はスイッチング制御方式の電源回路に適用して有効な技術に関するものであって、たとえば主要回路部をIC化したPWM制御方式のスイッチング電源回路に利用して有効な技術に関するものである。

【0002】

【従来の技術】 たとえばPWM方式のスイッチング電源回路では、入力電源とトランスの一次巻線間に直列に介在するスイッチング素子と、このスイッチング素子のオン／オフデューティ比を制御するスイッチング制御回路を用いて構成される（たとえば、日経BP社刊行「日経エレクトロニクス」1994年10月24日（no. 620）」99～108ページ参照）。

【0003】 図5は、本発明に先立って、本発明者らにより検討されたスイッチング電源回路を示す。

【0004】 同図に示す電源回路は、PWM制御方式のスイッチング電源回路であって、全波整流器D1、ダイオードD2、D3、平滑用容量C1、C2、C3、トランスT1、スイッチング素子としてのNチャネルパワーMOSトランジスタM1、PWM（パルス幅変調）方式のスイッチング制御回路12、起動用抵抗R1、誤差アンプ13、フォッカプラ14などにより構成され、トランスT1の二次起電力を整流および平滑処理した後、直流電源出力として負荷2に供給する。

【0005】 同図において、全波整流器D1および容量C1はAC入力電源V_{a-c} (100V) を整流および平滑する。この整流・平滑電流はパワーMOSトランジスタM1を直列に介してトランスT1の一次巻線L1に通電される。

【0006】 トランスT1は、パワーMOSトランジスタM1によるスイッチング電流I_mが通電される一次巻線L1と、互いに独立した第1および第2の二次巻線L2、L3を有する。

【0007】 パワーMOSトランジスタM1はスイッチング制御回路12の出力によりオン／オフ制御されてトランスT1の一次巻線L1に流れる電流をスイッチング制御する。このスイッチング制御により、トランスT1の第1の二次巻線L2に二次起電力が生じるが、この起電力がダイオードD2および容量C2で整流および平滑されて直流化された後、直流電源出力(V_{d-c})として負荷2に供給されるようになっている。

【0008】 スイッチング制御回路12は上記パワーMOSトランジスタM1を一定周期のパルス信号でオン／オフ制御するとともに、誤差アンプ13およびフォトカプラ14を介して負荷2側から電気的分離状態を保ちながらフィードバックされる直流出力電圧V_{d-c}が所定の目標電圧となるように、上記オン／オフ制御のデューティ比（オン期間／オフ期間比）を可変制御する。

【0009】 このスイッチング制御回路12の動作電源(V_{c-c}=+12V)は、上記トランスT1の第2の二次巻線L3からダイオードD3および容量C3を経て供

給される。すなわち、パワーMOSトランジスタM1のスイッチング動作により、第1および第2の各二次巻線L2, L3にはそれぞれに二次起電力（誘導起電力）が生じるが、第2の二次巻線L3の起電力はダイオードD3および容量C3で整流および平滑され、この整流・平滑出力(Ic)が上記スイッチング制御回路12に動作電源(Vcc=+12V)として供給される。

【0010】以上により、定常時におけるPWM方式のスイッチング電源回路の動作が行われるようになっているが、AC電源(Vac)が投入されたばかりの起動時においては、スイッチング制御回路12の動作電源(Vcc)がトランス11の二次巻線L3から供給されないため、そのスイッチング制御回路12によるパワーMOSトランジスタM1のスイッチング制御動作を開始させることができない。

【0011】そこで、従来においては、同図に示すように、電源入力(Vac)側から整流器D1および容量C1を介して直接得ることができる直流電源を、起動用抵抗R1を介して電圧ドロップさせ、このドロップ電圧を上記スイッチング制御回路12に動作電源(Vcc)として常時与えるようにしている。

【0012】これにより、スイッチング制御回路12は、トランス11の二次巻線L3側からの動作電源供給がなくとも、上記起動用抵抗R1を介して供給される動作電流Isにより、電源投入後ただちに動作を開始してパワーMOSトランジスタM1をスイッチング制御することができる。そして、このパワーMOSトランジスタM1のスイッチング制御により、トランス11の二次巻線L2, L3に二次起電力が生じるようになると、今度は、その二次起電力によって上記スイッチング制御回路12の動作電流Icが供給されるようになる。

【0013】

【発明が解決しようとする課題】しかしながら、上述した技術には、次のような問題のあることが本発明者らによつてあきらかとされた。

【0014】すなわち、上述した電源回路では、トランス11の二次巻線L3からスイッチング制御回路12の動作電流Icが供給される定常動作時においても、起動用抵抗R1に電流Isが流れ続ける状態となっているため、その起動用抵抗R1にて定常的な電力損失が生じるという問題のあることがあきらかとされた。

【0015】この起動用抵抗R1での電力損失は負荷2の状態に関係なく定常的に生じ、たとえば負荷2が電流をほとんど消費しない待機状態のときにも生じる。このため、負荷2側にてせっかく節電操作を行っても、その負荷側での節電操作の意義が大きく損なわれてしまうという問題が生じる。

【0016】たとえばACコンセントに差し込んだままで使用されるACアダプタでは、電源回路は常時動作状態のままにし、負荷2側での電源のオン／オフ操作によ

って電力消費をコントロールするような使い方が行われるが、このような場合、たとえ僅かであっても、上記起動用抵抗R1にて定常的に生じる電力損失は非常に大きな問題となる。

【0017】本発明の目的は、スイッチング電源回路が負荷の状態にかかわらず定常的に消費する電力を確実に低減させる、という技術を提供することにある。

【0018】本発明の前記ならびにそのほかの目的と特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【0019】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0020】すなわち、第1の手段は、入力電源とトランスの一次巻線間に直列に介在するスイッチング素子と、このスイッチング素子をスイッチング動作させるスイッチング制御回路とを有し、上記トランスの二次巻線から電源出力電流を取り出すようにした電源回路であつて、上記入力電源側から直接得られる電源を使って上記スイッチング制御回路に動作電流を供給する第1の電流供給回路と、上記スイッチング動作により得られる上記トランスの二次起電力を使って上記スイッチング制御回路に動作電流を供給する第2の電流供給回路と、この第2の電流供給回路が動作状態になったときに上記第1の電流供給回路をオフ状態に設定する起動時制御回路とを備えたものである（第1発明）。

【0021】第2の手段は、第1および第2の二次巻線を有するトランスと、入力電源と上記トランスの一次巻線間に直列に介在するスイッチング素子と、このスイッチング素子をスイッチング動作させるスイッチング制御回路とを有し、上記トランスの第1の二次巻線から電源出力電流を取り出すとともに、上記トランスの第2の二次巻線から上記スイッチング制御回路の動作電流を取り出すようにした第2の電流供給回路とを備えたものである（第2発明）。

【0022】第3の手段は、第1の電流供給回路を抵抗で形成するとともに、この抵抗と直列にスイッチ回路を介在させ、第2の電流供給回路が動作状態になったときに上記スイッチ回路をオン状態からオフ状態に設定させるというものである（第3発明）。

【0023】第4の手段は、第1の電流供給回路を抵抗で形成するとともに、この抵抗と直列に電界効果トランジスタを介在させ、第2の電流供給回路が動作状態になったときに上記電界効果トランジスタのゲート電圧をオンバイアス状態からオフバイアス状態に設定させるというものである（第4発明）。

【0024】第5の手段は、第1の電流供給回路をトランジスタによる定電流回路で形成するとともに、第2の電流供給回路が動作状態になったときに上記定電流回路

のトランジスタをオン状態からオフ状態に制御させるというものである（第5発明）。

【0025】第6の手段は、第1の電流供給回路をデブレッショングモードのNチャネルMOSトランジスタによる定電流回路で形成するとともに、第2の電流供給回路が動作状態になったときに上記定電流回路のトランジスタのゲート電圧を定電流動作バイアス状態からカットオフバイアス状態に制御させるというものである（第6発明）。

【0026】上述した手段によれば、負荷電流以外の定常的な消費電流を大幅に低減させることができる。

【0027】これにより、スイッチング電源回路が負荷の状態にかかわらず定常的に消費する電力を確実に低減させる、という目的が達成される。

【0028】

【発明の実施の形態】以下、本発明の好適な実施態様を図面を参照しながら説明する。

【0029】なお、図において、同一符号は同一あるいは相当部分を示すものとする。

【0030】図1は本発明の技術が適用された電源回路の第1の実施態様を示す。

【0031】同図に示す電源回路は、入出力絶縁型のPWM制御方式スイッチング電源回路であって、全波整流器D1、ダイオードD2、D3、平滑用容量C1、C2、C3、トランス11、スイッチング素子としてのNチャネルパワーMOSトランジスタM1、PWM（パルス幅変調）方式のスイッチング制御回路12、起動用抵抗R1、誤差アンプ13、フォッカプラ14、スイッチ回路15、起動時制御回路16などにより構成され、トランス11の二次起電力を整流および平滑処理した後、直流電源出力として外部負荷2に供給する。つまり、AC入力電源（V_{a c}）から直流出力電源（V_{d c}）を生成して外部負荷2へ出力する。

【0032】同図において、全波整流器D1および容量C1はAC入力電源V_{a c}（100V）を整流および平滑する。この整流・平滑出力はパワーMOSトランジスタM1を直列に介してトランス11の一次巻線L1に通電される。パワーMOSトランジスタM1はスイッチング制御回路12の出力によりオン／オフ制御されてトランス11の一次巻線L1に流れる電流をスイッチング制御する。

【0033】トランス11は、パワーMOSトランジスタM1によるスイッチング電流I_mが通電される一次巻線L1と、互いに独立した第1および第2の二次巻線L2、L3を有する。

【0034】第1の二次巻線L2に生じる二次起電力は、ダイオードD2および容量C2で整流および平滑されて直流化された後、直流電源出力（V_{d c}）として負荷2に供給されるようになっている。

【0035】スイッチング制御回路12は、上記パワー

MOSトランジスタM1を一定周期のパルス信号でオン／オフ制御するとともに、誤差アンプ13およびフォトカプラ14を介して負荷2側から電気的分離状態を保ちながらフィードバックされる直流出力電圧V_{d c}が所定の目標電圧となるように、上記オン／オフ制御のディティビ（オン期間／オフ期間比）を可変制御する。

【0036】抵抗R1は、上記入力電源（V_{a c}）側から直接得られる電源を使って上記スイッチング制御回路12の動作電流I_sを供給する第1の電流供給回路を形成する。この場合、その抵抗R1は、全波整流器D1および容量C1にて整流および平滑化された直流電源を電圧ドロップさせながらスイッチング制御回路12に供給する。

【0037】ダイオードD3および容量C3は、上記トランス11の第2の二次巻線L3に生じる起電力（誘導起電力）を整流および平滑化してスイッチング制御回路12の動作電源V_{c c}を生成する。つまり、このダイオードD3および容量C3は、トランス11の二次起電力を使ってスイッチング制御回路12の動作電流I_cを供給する第2の電流供給回路を形成する。

【0038】スイッチ回路15は上記抵抗R1に直列に介在させられている。このスイッチ回路15は起動時制御回路16によってオン／オフ制御される。

【0039】起動時制御回路16は、スイッチング制御回路12内にて電源電圧V_{c c}（+12V）から生成される基準電圧V_{r e f}が所定の動作レベルに達したか否かを電圧検出し、この検出に基づいて上記スイッチ回路15をオンまたはオフに設定する。すなわち、ダイオードD3および容量C3による第2の電流供給回路が動作状態になったときに、上記スイッチ回路15をオン状態からオフ状態に設定するように構成されている。このような起動時制御回路16は、たとえばシュミットトリガーアンプあるいはヒステリシスコンパレータなどの電圧検出回路を用いて構成することができる。

【0040】次に、動作について説明する。

【0041】図1において、まず、AC電源（V_{a c}）が投入されたばかりの起動時においては、スイッチング制御回路12の動作電源（V_{c c}）が抵抗R1（第1の電流供給回路）を介して供給される。

【0042】この抵抗R1を介して供給される動作電流I_sによりスイッチング制御回路12が動作を開始し、これによりパワーMOSトランジスタM1がスイッチング動作させられて、トランス11の一次巻線L1にスイッチング電流I_mが通電されるようになる。

【0043】トランス11の一次巻線L1にスイッチング電流I_mが通電されると、第1および第2の二次巻線L2、L3にそれぞれ二次起電力（誘導起電力）が生じるようになる。

【0044】第1の二次巻線L2に生じる起電力は、ダイオードD2および容量C2で整流および平滑された

後、直流電源出力（Vdc）として負荷2に供給される。

【0045】第2の二次巻線L3に生じる起電力は、ダイオードD3および容量C3（第2の電流供給回路）で整流および平滑された後、上記スイッチング制御回路12に動作電流Icとして供給されるようになる。

【0046】ダイオードD3および容量C3による動作電流Icの供給が開始されると、つまり第2の電流供給回路が動作状態になると、起動時制御回路16が上記スイッチ回路15をオンからオフの状態に切換設定する。

【0047】これにより、抵抗R1すなわち第1の電流供給回路による動作電流（起動電流）Isは遮断されるが、第2の電流供給回路がトランジスタQ1の二次起電力を使って供給する動作電流Icにより、スイッチング制御回路12の動作はそのまま維持される。

【0048】以上のようにして、上述したスイッチング電源回路は、その起動時には抵抗R1から供給される動作電流Isで動作を開始するが、起動後の定常動作では上記抵抗R1による電流供給が遮断される。

【0049】これにより、スイッチング電源回路が負荷2の状態にかかわらず定常に消費する電力を大幅に低減させることができる。つまり、軽負荷時あるいは無負荷時の消費電力を大幅に低減させることができる。

【0050】したがって、たとえばACコンセントに差し込んだままで使用されるACアダプタのように、電源回路は常時動作状態であっても、負荷2の節電状態または電源オフ状態のときには、それに応じて電源回路での消費電力も大幅に低減させることができる。

【0051】その他、図1に示した電源回路では、トランジスタQ1に2つの二次巻線L2、L3を設けるとともに、第1の二次巻線から電源出力電流を取り出し、第2の二次巻線からスイッチング制御回路12の動作電流Icを取り出すようにしてあるが、これにより、電源の入力（Vac）側と出力（Vdc）側をトランジスタQ1の一次と二次で直流通じて完全な絶縁分離状態に保ったまま、上述した動作を行わせることができる。つまり、入出力間の分離（アイソレーション）が確保される。

【0052】図2は本発明による電源回路の第2の実施様式を示す。

【0053】同図は、図1に示した電源回路のさらに具体的な構成例を示すものであって、第1の電流供給回路に直列に介在する上記スイッチ回路15として、n-p-nバイポーラトランジスタQ1を用いている。このバイポーラトランジスタQ1は、そのコレクタとベース間にバイアス用抵抗R2が接続されるとともに、そのベースが別のn-p-nバイポーラトランジスタQ2を介して基準電位（接地電位）に接続されるようになっている。

【0054】トランジスタQ2は、AC電源（Vac）の投入直後であって、トランジスタQ1の二次起電力による動作電流Icがスイッチング制御回路12に供給される

までの起動時には、オフ状態を保つようになっている。しかし、トランジスタQ1の二次起電力による動作電流Icがスイッチング制御回路12に供給されるようになると、つまり第2の電流供給回路が動作状態になると、この動作状態を検出した起動時制御回路16によってトランジスタQ2がオフからオンに制御される。これにより、スイッチ回路15をなすトランジスタQ1は、バイアス用抵抗R2から供給されるベースバイアス電流をバイパスされてオフ状態に設定される。

【0055】このようにして、スイッチ回路15をなすトランジスタQ1が電源回路の起動後にオフ状態に設定されることで、無駄な定常電流（Is）が低減される。

【0056】この場合、バイポーラトランジスタQ1のベースバイアス用抵抗R2を通して定常に流れる電流が若干あるが、この電流は、抵抗R1によって流される起動時の電流（Is）に比べたら、僅かである（約1/20）。

【0057】図3は本発明による電源回路の第3の実施様式を示す。

【0058】図2との相違点に着目して説明すると、同図に示す電源回路では、第1の電流供給回路を形成する抵抗R1と直列に接合型電界効果トランジスタ（JFET）J1を介在させ、第2の電流供給回路が動作状態になったときに上記電界効果トランジスタJ1のゲート電圧をオンバイアス状態からオフバイアス状態に設定されるようにしてある。

【0059】この場合、トランジスタJ1はゲート・ソース間にバイアス用抵抗R2が接続されているが、この抵抗R2によるバイアスは電圧バイアスであって、電流は消費しない。したがって、上記第2の電流供給回路が動作する定常動作時には、第1の電流供給回路からの電流は確実に遮断することができ、これにより、無負荷時あるいは軽負荷時の消費電力をさらに小さくすることができる。

【0060】図4は本発明による電源回路の第4の実施様式を示す。

【0061】図3との相違点に着目して説明すると、同図に示す電源回路では、第1の電流供給回路を抵抗（R1）ではなく、デプレッションモードのNチャネルMOSトランジスタN1による定電流回路で形成してある。これとともに、起動時制御回路16により、第2の電流供給回路が動作状態になったときに上記定電流回路のトランジスタN1のゲート電圧を定電流動作バイアス状態からカットオフバイアス状態に制御するようにしてある。

【0062】この場合、まず、第1の電流供給回路を定電流回路で形成したことにより、電源（Vac）投入後の起動時に供給される動作電流（起動電流）Isが定電流化され、これにより、スイッチング制御回路12の動作電源電圧Vccの立ち上がり時間が一定に揃うように

なる。この結果、たとえば入力電源電圧（V_{a c}）などが大幅に変動しても、常に一定の起動立ち上がり時間が安定して得られるようになるという利点が得られる。

【0063】さらに、その定電流回路をデプレッションモードのNチャネルMOSトランジスタN1で構成したことにより、そのトランジスタN1のドレイン電圧／ドレイン電流特性をそのまま利用して定電流回路を形成することができる。また、定電流回路の使用により電圧ドロップのための抵抗R1を不要にすることができる。これにより、立ち上がり起動時間の安定化に加えて、抵抗R1の省略による回路構成の簡略化も行えるという利点も得られる。また、電圧ドロップのための抵抗R1を不要にすることで、図中に波線1で囲むように、集積回路化率を高めて外付け部品の低減をはかることもできるようになる。

【0064】以上説明したように、本願発明の第1の発明は、入力電源（V_{a c}）とトランス（11）の一次巻線（L1）間に直列に介在するスイッチング素子（M1）と、このスイッチング素子（M1）をスイッチング動作させるスイッチング制御回路（12）とを有し、上記トランス（11）の二次巻線（L2）から電源出力電流を取り出すようにした電源回路であって、上記入力電源（V_{a c}）側から直接得られる電源を使って上記スイッチング制御回路（12）に動作電流（I_s）を供給する第1の電流供給回路（R1またはN1）と、上記スイッチング動作により得られる上記トランス（11）の二次起電力を使って上記スイッチング制御回路（12）に動作電流（I_s）を供給する第2の電流供給回路（D3, C3）と、この第2の電流供給回路が動作状態になったときに上記第1の電流供給回路をオフ状態に設定する起動時制御回路（16）とを備えたものである。これにより、スイッチング電源回路が負荷（2）の状態にかかわらず定常的に消費する電力を大幅に低減させることができる。

【0065】第2の発明は、上記第1の発明において、第1および第2の二次巻線（L2, L3）を有するトランス（11）と、入力電源（V_{a c}）と上記トランス（11）の一次巻線（L1）間に直列に介在するスイッチング素子（M1）と、このスイッチング素子（M1）をスイッチング動作させるスイッチング制御回路（12）とを有し、上記トランス（11）の第1の二次巻線（L2）から電源出力電流（V_{d c}）を取り出すとともに、上記トランス（11）の第2の二次巻線（L3）から上記スイッチング制御回路（12）の動作電流（I_s）を取り出すようにした第2の電流供給回路（D3, C3）とを備えたものである。これにより、上記第1の発明の効果に加えて、電源の入出力間の直流通的な絶縁分離（アイソレーション）を確保せることができる。

【0066】第3の発明は、上記第1または第2の発明において、第1の電流供給回路を抵抗（R1）で形成す

るとともに、この抵抗（R1）と直列にスイッチ回路（15）を介在させ、第2の電流供給回路（D3, C3）が動作状態になったときに上記スイッチ回路（15）をオン状態からオフ状態に設定させるというものである。これにより、上記第1の発明の効果を確実に得ることができる。

【0067】第4の発明は、上記第1から第3までのいずれかの発明において、第1の電流供給回路を抵抗（R1）で形成するとともに、この抵抗（R1）と直列に電界効果トランジスタ（J1）を介在させ、第2の電流供給回路（D3, C3）が動作状態になったときに上記電界効果トランジスタ（J1）のゲート電圧をオンバイアス状態からオフバイアス状態に設定させるようにしたものである。これにより、無負荷時あるいは軽負荷時の消費電力をさらに小さくすることができる。

【0068】第5の発明は、上記第1または第2の発明において、第1の電流供給回路をトランジスタ（J1）による定電流回路で形成するとともに、第2の電流供給回路（D3, C3）が動作状態になったときに上記定電流回路のトランジスタ（J1）をオン状態からオフ状態に制御させるというものである。これにより、電圧ドロップのための抵抗（R1）を不要にすることができる。これにより、たとえば入力電源電圧（V_{a c}）などが大幅に変動しても、常に一定の起動立ち上がり時間が安定して得られるようになる。

【0069】第6の発明は、上記第1、2、5のいずれかの発明において、第1の電流供給回路をデプレッションモードのNチャネルMOSトランジスタ（N1）による定電流回路で形成するとともに、第2の電流供給回路（D3, C3）が動作状態になったときに上記定電流回路のトランジスタ（N1）のゲート電圧を定電流動作バイアス状態からカットオフバイアス状態に制御させるというものである。これにより、立ち上がり起動時間の安定化に加えて、抵抗（R1）の省略による回路構成の簡略化も可能になる。さらに、電圧ドロップのための抵抗R1を不要にすることで、集積回路化率を高めて外付け部品の低減をはかることもできるようになる。

【0070】以上、本発明者によってなされた発明を実施態様にもとづき具体的に説明したが、本発明は上記実施態様に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0071】たとえば、第1の電流供給回路を形成する定電流回路は、エンハンスマントモードのMOSトランジスタを使っても構成可能である。

【0072】以上の説明では主として、本発明者によってなされた発明をその背景となった利用分野である直流安定化電源回路に適用した場合について説明したが、それに限定されるものではなく、たとえばモータ駆動などのパワー回路などにも適用できる。

【0073】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

【0074】すなわち、スイッチング電源回路が負荷の状態にかかわらず定常に消費する電力に低減させることができる、という効果が得られる。

【図面の簡単な説明】

【図1】本発明の技術が適用された電源回路の第1の実施態様を示す図

【図2】本発明による電源回路の第2の実施態様を示す図

【図3】本発明による電源回路の第3の実施態様を示す図

【図4】本発明による電源回路の第4の実施態様を示す図

【図5】本発明以前の電源回路を示す図

【符号の説明】

1 集積回路化部分

2 負荷 (外部負荷)

11 トランジスタ

L1 一次巻線

L2 第1の二次巻線

L3 第2の二次巻線

12 スイッチング制御回路 (PWM方式)

13 誤差アンプ

14 フォトカプラ 15 スイッチ回路

16 起動時制御回路

M1 スイッチング素子 (パワーMOSトランジスタ)

N1 NチャネルMOSトランジスタ (スイッチおよび定電流回路)

J1 接合型電界効果トランジスタ (JFET)

Q1 n-p-nバイポーラトランジスタ (スイッチ回路)

Q2 n-p-nバイポーラトランジスタ

D1 全波整流器 C1 平滑容量

D2 ダイオード

C2 平滑容量

D3 ダイオード (第2の電流供給回路)

C3 平滑容量 (第2の電流供給回路)

R1 抵抗 (第1の電流供給回路)

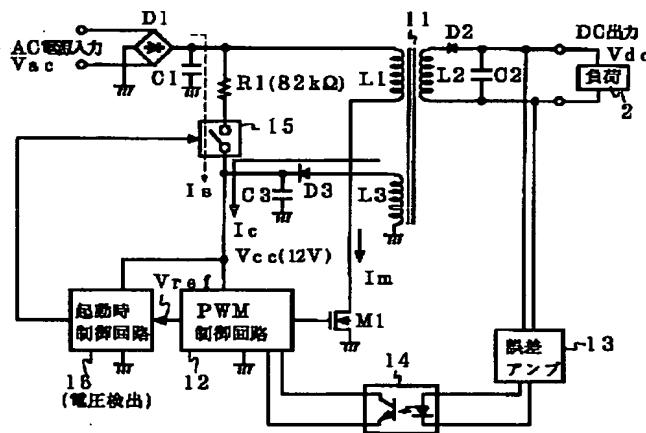
R2 抵抗 (バイアス用)

Vcc 動作電圧 (スイッチング制御回路)

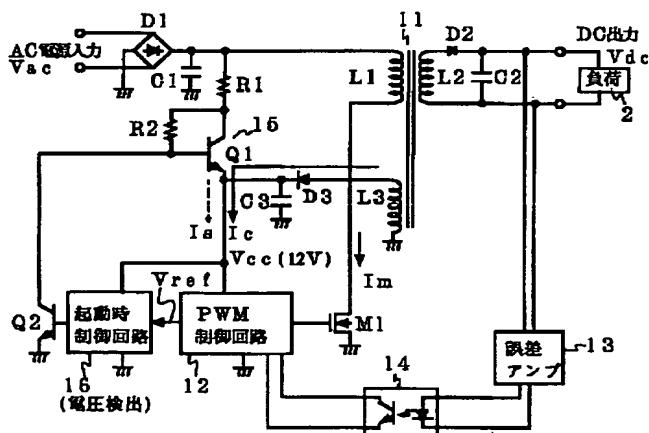
Vac AC入力電源

Vdc DC出力電源

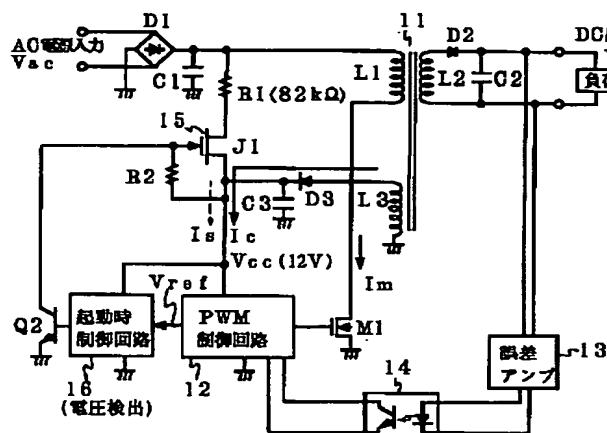
【図1】



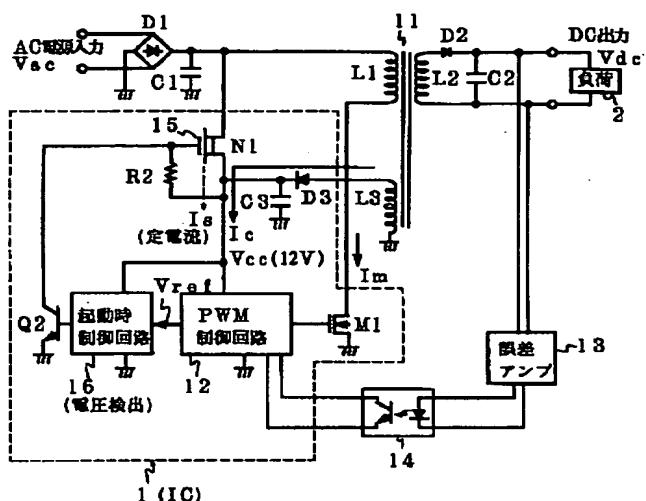
【図2】



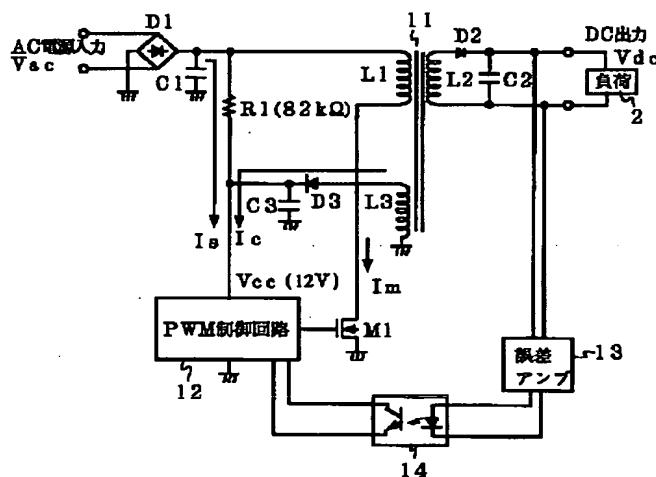
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 嵐城 良平
埼玉県入間郡毛呂山町大字旭台15番地 日

(72)発明者 三田 芳久
埼玉県入間郡毛呂山町大字旭台15番地 日
EE02 EE07 FD01 FD24 FF19
FG05 VV01 XC12